



Opracowanie: „Układy Cyfrowe – powtórzenie”

Na podstawie książki Wojciecha Głockiego
Wersja 0.1

SPIS TREŚCI:

1. STAŁOPOZYCYJNA PREZENTACJA LICZB
2. ZMIENNOPOZYCYJNA PREZENTACJA LICZB
3. PRZERZUTNIKI

Opracował: *Juliusz Bojarczuk*. Zakaz rozpowszechniania bez zgody autora.

Lublin, 2017 r.

Stałopozycyjna prezentacja liczb

Istnieje kilka różnych sposobów na zapisywanie liczb w systemie dwójkowym: stałopozycyjny i zmiennopozycyjny. Na razie skupmy się jednak na stałopozycyjnym prezentowaniu liczb. System ten przewiduje cztery podstawowe sposoby zapisu liczb: ZM (znak moduł), U1, U2 i BIAS. Każdy z nich różni się od siebie, niektóre zapisem znaku, niektóre zapisem liczby, a niektóre tym, jak powinno zachować się w przypadku przeniesienia liczb w momencie operacji na liczbach.

ZM jest najprostszym sposobem zapisu liczb stałopozycyjnych. Pierwszy bit oznacza znak (1 – ujemna liczba, 0 – dodatnia). Pozostałe bity są modułem, czyli inaczej wartością. W przypadku dokonywania działań na liczbach w systemie Znak Moduł należy pamiętać, że każde przeniesienie musi zostać przekazane do rejestru flagowego.

LICZBA ₍₁₀₎	ZNAK	MODUŁ						
-84	1	1	0	1	0	1	0	0
-38	1	0	1	0	0	1	1	0
+42	0	0	1	0	1	0	1	0
+99	0	1	1	0	0	0	1	1

Przykład operacji na liczbach Znak Moduł:

Wykonajmy działanie: $-40+(+100)$. Zwróćmy uwagę, że sumę można zapisać za pomocą różnicy, a różnicę za pomocą sumy. Dlatego też łatwiej nam będzie, jak od stu odejmiemy czterdzieści, a nie do minus czterdziestu dodamy sto:

	Znak	Moduł						
WIERSZ PRZENIESIENÍ		1	1	1				
	0	1	1	0	0	1	0	0
-	1	0	1	0	1	0	0	0
Wynik	0	0	1	1	1	1	0	0

U1 od ZM różni się kilkoma rzeczami. Po pierwsze wartość liczby ujemnej w U1 to zanegowany moduł ze ZM, w przypadku liczby dodatniej, moduł przepisujemy. Przeniesienie dodajemy do wyniku, dodajemy różne znaki, dodajemy łącznie z bitem znaku.

LICZBA ₍₁₀₎	ZNAK	U1						
-84	1	0	1	0	1	0	1	1
-38	1	1	0	1	1	0	0	1
+42	0	0	1	0	1	0	1	0
+99	0	1	1	0	0	0	1	1

Wykonajmy działanie: $-40+(+100)$:

	Znak	U1						
WIERSZ PRZENIESIENÍ			1	1	1	1		
	1	1	0	1	0	1	1	1
+	0	0	0	0	1	0	1	0
Wynik	1	1	1	0	0	0	0	1

Aby zapisać liczbę w systemie U2 należy przestrzegać kilku zasad: w przypadku liczby ujemnej, dodajemy do części modułu U1 binarnie jedynkę; dla liczb dodatnich, moduł (wartość) przepisujemy

(dla dodatnich U2 będzie takie samo jak U1). W przypadku operacji na liczbach, przeniesienie przekreślamy.

LICZBA ₍₁₀₎	ZNAK	U2						
-84	1	0	1	0	1	1	0	0
-38	1	1	0	1	1	0	1	0
+42	0	0	1	0	1	0	1	0
+99	0	1	1	0	0	0	1	1

Wykonajmy działanie: $-40+(+100)$:

	Znak	U2						
WIERSZ PRZENIESIEN			1	1	1			
	1	1	0	1	1	0	0	0
	0	0	0	0	1	0	1	0
Wynik	1	1	1	0	0	0	1	0

Aby zapisać liczbę w systemie BIAS należy zanegować znak z systemu U2, a resztę (wartość) przepisać.

LICZBA ₍₁₀₎	ZNAK	BIAS						
-84	0	0	1	0	1	1	0	0
-38	0	1	0	1	1	0	1	0
+42	1	0	1	0	1	0	1	0
+99	1	1	1	0	0	0	1	1

Zmiennopozycyjna prezentacja liczb

Zmiennopozycyjna prezentacja liczb powstała po to, aby móc przedstawiać liczby ułamkowe za pomocą systemu binarnego. Dodatkowo system ten zwiększa dokładność obliczeń dokonywanych na komputerach.

Liczba zapisana w systemie zmiennopozycyjnym składa się z trzech części:

- Pola znaku (1 bit)
- Pola części ułamkowej – mantysy (n bitów)
- Pola części wykładnika – cechy E (m bitów)

Z	Wykładnik E - BIAS	Mantysa

Z – znak

Wykładnik E to liczba to inaczej wykładnik potęgi zapisany w systemie BIAS. Zrozumiesz to, jak rozpatrzymy pewien przykład:

Zamieńmy liczbę $177,625_{(10)}$ na system binarny.

Aby to zrobić należy najpierw zamienić ją na system binarny:

$$177,625_{(10)} = 10110001,101_{(2)}$$

Następnie liczbę $10110001,101_{(2)}$ należy przedstawić za pomocą znormalizowanej mantysy. Aby to zrobić, należy przecinek przesunąć przed pierwszy bit.

$10110001,101_{(2)} \rightarrow$ przesuwam przecinek $\rightarrow 0,10110001101_{(2)} * 2^8$. Ósemka w wykładniku potęgi oznacza, o ile cyfr przesunęliśmy przecinek. Liczba ta zamieniona na system BIAS będzie inaczej wykładnikiem E. Przy przepisywaniu liczby do mantysy, należy zwrócić uwagę, że usuwamy DWA pierwsze bity ($0,10110001101_{(2)} * 2^8$):

Z	Wykładnik E - BIAS	Mantysa
0	1 0 0 0 1 0 0 0 0 0	1 1 0 0 0 1 1 0 1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0

Jeżeli znormalizowana mantysa jest krótsza niż 23 bity, to należy dopełnić ją zerami.

Operacje dodawania i odejmowania w zapisie zmiennopozycyjnym wymagają procedury wyrównania wykładników. Procedura ta jest wykonywana w taki sposób, że mantysa liczby mniejszej (o mniejszym wykładniku) jest zwiększana. Zwiększania mantysy dokonuje się poprzez przesuwanie w prawo. Więcej w książce Głockiego.

$6,125 + 14,250$:

$$6,125 = 110,001_{(2)} = 0,10001_{(2)} * 2^3$$

$$14,250 = 1110,01_{(2)} = 0,111001_{(2)} * 2^4$$

$$6,125: [0,10001_{(2)} * 2^3]$$

Z	Wykładnik E - BIAS	Mantysa
0	1 0 0 0 0 0 1 1 1 0 0 0 0 1 0 0 0 0 0 0 0 0 0 0 0 0 0 0	

Zmieńmy zatem wykładnik liczby 6,125 w zapisie zmiennoprzecinkowym tak, aby zgadzał się z tym, który jest przeznaczony dla liczby 14,250. Pamiętajmy, że przesuwamy mantysę w prawo o tyle, o ile zwiększamy wykładnik. W związku z tym, iż zwiększamy wykładnik 3 na 4, to przesuniemy mantysę o jeden bit w prawo.

$$6,125: [0,0110001_{(2)} * 2^4]$$

Z	Wykładnik E - BIAS	Mantysa
0	1 0 0 0 0 0 1 0 0 1 1 0 0 0 1 0 0 0 0 0 0 0 0 0 0 0 0 0	

$$14,250: [0,111001_{(2)} * 2^4]$$

Z	Wykładnik E - BIAS	Mantysa
0	1 0 0 0 0 0 1 0 0 1 1 0 0 0 1 0 0 0 0 0 0 0 0 0 0 0 0 0	

Dodajmy zatem mantysy tych liczb:

$$0,0110001 * 2^4 + 0,111001 * 2^4 = 1,0100011 * 2^4 = 0,10100011 * 2^5$$

+	0	,	0	1	1	0	0	0	1
	0	,	1	1	1	0	0	1	0
=	1	,	0	1	0	0	0	1	1

0,40100011*2⁵:

Z	Wykładnik E - BIAS								Mantysa																									
0	1	0	0	0	0	1	0	1	0	1	0	0	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

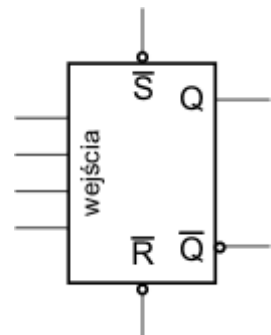
Przerzutniki na podstawie materiałów:

- „Układy Cyfrowe” – Wojciech Głocki
- pl.wikipedia.org
- edu.i-lo.tarnow.pl
- elektroda.pl
- agh.edu.pl

Przerzutnik (ang. flip flop) jest układem cyfrowym wyposażonym w pamięć. W przypadku bramki cyfrowej stan jej wyjścia jest bezpośrednio uzależniony od stanów panujących na wejściach - opisuje to funkcja logiczna realizowana przez bramkę. W **przerzutniku** jest nieco inaczej - **zapamiętuje on swój stan wewnętrzny**. Stan ten może być zmieniony przez odpowiednie wysterowanie wejść.

Pierwszy elektroniczny przerzutnik typu flip-flop wynaleziony został w roku 1919 przez dwóch naukowców - Williama Ecclesa i F.W. Jordana. Początkowo nazywano go układem przełączającym Ecclesa-Jordana. Układ ten zbudowany był z dwóch aktywnych elementów elektronicznych - lamp elektronowych. Angielska nazwa flip flop powstała później jako efekt naśladowania dźwięku wydawanego przez głośniki podłączone do wzmacniacza akustycznego sterowanego przez wymieniony przerzutnik.

Typowy przerzutnik jest układem cyfrowym posiadającym kilka wejść sterujących oraz dwa wyjścia komplementarne Q i Q̄, na których panują zawsze przeciwne stany logiczne. Stan niski na wejściu S wymusza przejście wyjścia Q w stan 1. Z kolei stan niski na wejściu R wymusza przejście wyjścia Q w stan 0. Stan wyjścia Q może się również zmieniać pod wpływem określonej kombinacji stanów wejść.



Przerzutniki są podstawową grupą elementów stosowanych w technice cyfrowej. Sam przerzutnik jest najprostszym układem sekwencyjnym. Dzięki tej własności przerzutniki są powszechnie wykorzystywane do zapamiętywania stanów w układach cyfrowych (rejstry, liczniki, pamięci, układy sekwencyjne itp.).

Przerzutniki synchroniczne

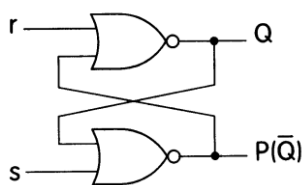
Przerzutniki synchroniczne scalone mają: wejścia informacyjne, wejścia programujące i wejścia synchronizujące. W odróżnieniu od przerzutników asynchronicznych oddziaływanie stanów wejść informacyjnych na stan przerzutnika jest możliwe tylko w obecności impulsu synchronizującego (zegarowego) doprowadzonego do wejścia C.

Tablica wzbudzeń określa, jaki powinien być stan wejść informacyjnych, aby przerzutnik przeszedł z jednego stanu do drugiego.

Tablica przejść określa, jaki będzie kolejny stan przerzutnika w zależności od aktualnego stanu przerzutnika i od aktualnego stanu jego wejść.

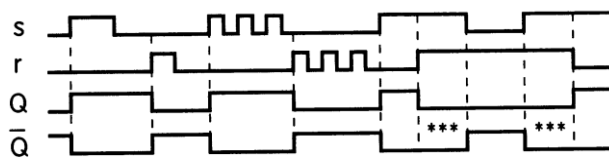
Podział przerzutników

Przerzutnik RS



Zbudowany z dwóch bramek NOR. Przerzutnik ma dwa wejścia: ustawiające s i zerujące r oraz dwa wyjścia: jedno oznaczone i drugie oznaczone $P(\bar{Q})$

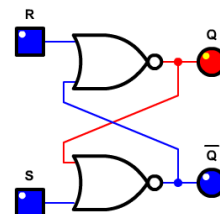
W przerzutniku RS zbudowanym z bramek NOR R i S są aktywne przy stanie logicznym 1.



neutralnym jest dla nich stan 0. Jeśli wejście S przejdzie w stan 1, to wymusi ono stan 1 na wyjściu Q. Podobnie stan 1 na wejściu R wymusza stan 0 na wyjściu Q. Stanem zabronionym jest stan 1 na obu wejściach R i S przerzutnika. W takim przypadku oba wyjścia Q i \bar{Q} przechodzą w stan 0. Jeśli teraz wejścia S i R przejdą jednocześnie w stan neutralny 0, to wynikowy stan wyjścia Q jest nieokreślony - może być równy 1 lub 0 w zależności od wewnętrznych hazardów w sieci logicznej przerzutnika, nie daje się przewidzieć.

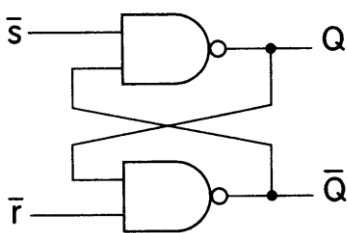
Przerzutnik RS z bramek NOR

R	S	Q	\bar{Q}
0	1	1	0
1	0	0	1
0	0	Q_{n-1}	\bar{Q}_{n-1}
1	1	0	0



wejścia
Stanem

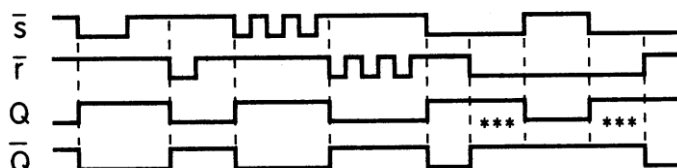
Przerzutnik $\bar{R}\bar{S}$



W przerzutniku zbudowanym z bramek NAND wejścia S i R są aktywne przy stanie 0. Stan 1 jest dla nich stanem neutralnym. Jeśli wejście S przejdzie w stan 0, to wymusi ono stan 1 na wyjściu Q. Przejście wejścia R w stan 0 wymusi stan 0 na wyjściu Q. Powrót wejść S i R do stanu neutralnego nie zmienia stanu logicznego wyjścia Q - przerzutnik zapamiętuje ustawiony stan logiczny. Jeśli oba wejścia S i R znajdą się w stanie niskim

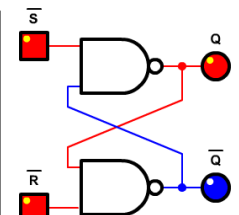
0, będziemy mieli do czynienia ze stanem zabronionym - oba wyjścia Q i \bar{Q} znajdą się w stanie wysokim 1. Powrót jednego z wejść S lub R do stanu neutralnego 1 wymusi odpowiedni stan przerzutnika. Problem jednakże pojawi się, jeśli oba wejścia S i R jednocześnie przejdą ze stanu 0 do stanu 1. W takim przypadku stan przerzutnika będzie zależał od wewnętrznych hazardów i wynik jest nieokreślony, tzn. na wyjściu Q może pojawić się zarówno stan 0

jak i stan 1 - nie da się przewidzieć,



Przerzutnik SR z bramek NAND

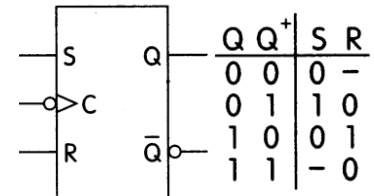
\bar{S}	\bar{R}	Q	\bar{Q}
0	1	1	0
1	0	0	1
1	1	Q_{n-1}	\bar{Q}_{n-1}
0	0	1	1



który z tych stanów ustali się w przerzutniku.

Przerzutnik synchroniczny typu RS

Przerzutnik ma dwa wejścia informacyjne oznaczane literami R i S oraz wejście zegarowe C. W przerzutniku stan wejść 11 jest logicznie zabroniony, podobnie jak w przerzutniku asynchronicznym RS zbudowanym z bramek NOR. Rysunki przedstawiają symbol przerzutnika oraz tablicę wzbudzeń.

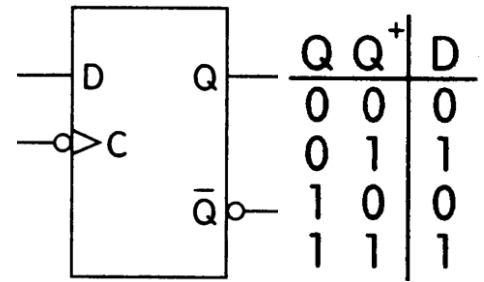


Analiza pracy:

- Jeśli sygnał zegarowy C ma stan wysoki lub niski, to stan wejść S i R nie wpływa bezpośrednio na wyjścia Q i \bar{Q} . Wyjaśnienie tego faktu jest bardzo proste: Jeśli $C = 1$, to sygnały R i S sterują przerzutnikiem Master. Jego wyjścia Q i \bar{Q} są połączone z wejściami S i R przerzutnika Slave, który jednakże jest zablokowany, ponieważ na jego wejściu zegarowym C panuje stan niski. Jeśli $C = 0$, to zablokowany jest przerzutnik Master. Zatem na wejściach S i R przerzutnika Slave, który jest odblokowany, panują niezmiennie stany, zapamiętane przez Master.
- Podobna sytuacja panuje w przypadku, gdy wejścia S i R układu znajdują się w stanach niskich. Wtedy bez względu na zmiany stanu wejścia zegarowego C układu przerzutnik Master pamięta swój stan poprzedni, który steruje przerzutnikiem Slave.
- Zmiany stanu wyjść Q i \bar{Q} układu dokonują się tylko przy przejściu sygnału zegarowego z 1 na 0 (nazywamy to ujemnym zboczem sygnału zegarowego). Wtedy przerzutnik Master zatrzymuje stan wymuszony przez wejścia S i R. Na wyjściach Q i \bar{Q} przerzutnika Master ustalają się odpowiednie stany, które z kolei przenoszone są na wejścia S i R przerzutnika Slave. Gdy sygnał zegarowy C osiągnie poziom niski, na wyjściu bramki NOT pojawi się stan wysoki, który odblokuje przerzutnik Slave. Przerzutnik Slave zostaje wysterowany sygnałami wyjściowymi z przerzutnika Master i zmienia odpowiednio swój stan zgodnie z tabelką.
- Ciekawa sytuacja występuje w przypadku, gdy oba wejścia S i R układu są w stanie wysokim. Jest to stan zabroniony. Otóż przy ujemnym zboczu sygnału zegarowego przerzutnik Master przejdzie w stan nieokreślony - zapamięta 1 lub 0 na wyjściu Q, a wyjście \bar{Q} przyjmie stan przeciwny. Stanu tego przerzutnika nie można przewidzieć, gdyż zależy on od czasów propagacji użytych bramek, a te potrafią się zmieniać nawet w trakcie pracy układu np. z powodu temperatury lub napięcia zasilającego. W tym momencie uaktywni się przerzutnik Slave. Ponieważ Master jest w stanie przypadkowym, to stan ten przeniesie się na Slave.

Przerzutnik synchroniczny typu D

Przerzutnik ma jedno wejście informacyjne D i wejście zegarowe C. W opisie działania przerzutnika nie występuje w sposób jawny sygnał zegarów. Jest to cechą wszystkich metod opisu w postaci tablic układów synchronicznym. Istnienie i oddziaływanie impulsu zegarowego jest ukryte w zapisie $Q - Q^+$. Przejście to bowiem dokonuje się właśnie synchronicznie z przebiegiem zegarowym. Poszczególne wiersze tablicy należy czytać następująco: Przerzutnik pozostaje w stanie 0, gdy na wejściu D jest stan 0; przerzutnik przechodzi ze stanu 0 do stanu 1, gdy na wejściu D jest 1, itd. Określenia te odnoszą się do chwili wyznaczonej przez przebieg synchronizujący.



Z tablicy wynika, że $Q^+ = D$. Na wyjściu przerzutnika pojawia się to, co jest na jego wejściu, ale dopiero w chwili wystąpienia impulsu zegarowego. Dlatego przerzutnik D jest nazywany elementem opóźniającym.

D	C	Q
X	X	Q_{n-1}
0	1→0	0
1	1→0	1

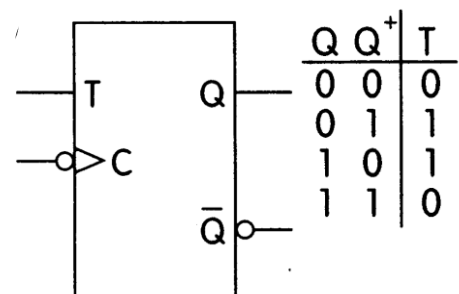
Analiza działania:

- Jeśli wejście zegarowe C znajduje się w stanie wysokim, to aktywny jest przerzutnik Master. Stan jego wejścia D przenosi się na wyjście Q, a stamtąd na wejście D przerzutnika Slave. Jednakże przerzutnik Slave jest nieaktywny - na jego wejściu C panuje stan niski z bramki NOT. Zatem Slave nie zmienia stanu wyjść, pamięta ostatni stan. Zmiany poziomu sygnału na wejściu D układu nie przenoszą się na wyjście Q.
- Jeśli wejście zegarowe C jest w stanie niskim, to przerzutnik Master jest nieaktywny i pamięta swój stan poprzedni. Z kolei przerzutnik Slave jest aktywny, lecz na jego wejściu D panuje stan wyjścia Q przerzutnika Master, a ten nie zmienia się. Zmiany poziomu sygnału na wejściu D układu nie przenoszą się na wyjście Q.
- Przy ujemnym zboczach sygnału zegarowego przerzutnik Master zatrzymuje stan swojego wejścia D przekazując go poprzez wyjście Q na wejście D przerzutnika Slave. Ten z kolei się odblokowuje i przesyła stan swojego wejścia D na wyjście Q. Zatem na wyjściu Q pojawia się stan wejścia D układu, jaki panował tuż przed zmianą poziomu sygnału zegarowego z 1 na 0.

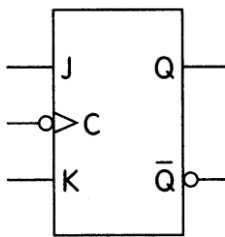
Przerzutnik synchroniczny typu T

Przerzutnik, który po podaniu wartości logicznej 1 na wejście T i wyzwoleniu zboczem sygnału zegarowego (przeważnie opadającym), zmienia stan wyjść na przeciwny. Podanie 0 na wejście T powoduje zachowanie bieżącego stanu przerzutnika.

Przerzutnik typu T może służyć jako prosty układ dzielenia częstotliwości przez 2. W niektórych przypadkach umożliwia zbudowanie znacznie prostszych układów (np. liczników synchronicznych) niż przy zastosowaniu przerzutników typu D lub JK. Jednak przerzutniki te są stosowane bardzo rzadko ze względu na ich właściwości.

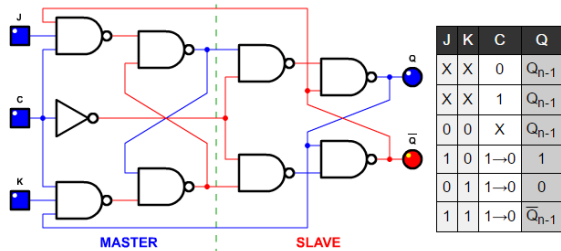


Przerzutnik synchroniczny typu JK



Przerzutnik ma dwa wejścia informacyjne oznaczone literami J i K oraz wejście zegarowe C. Wejście J=1 ustawia przerzutnik w stan 1, a wejście K=1 ustawia przerzutnik w stan 0. Przerzutnik ten jest inną (poprawioną) wersją przerzutnika RS. Stan wejść 11 nie jest w nim zabroniony. Przerzutnik ten przy stanie wejść 11 zmienia swój stan na przeciwny.

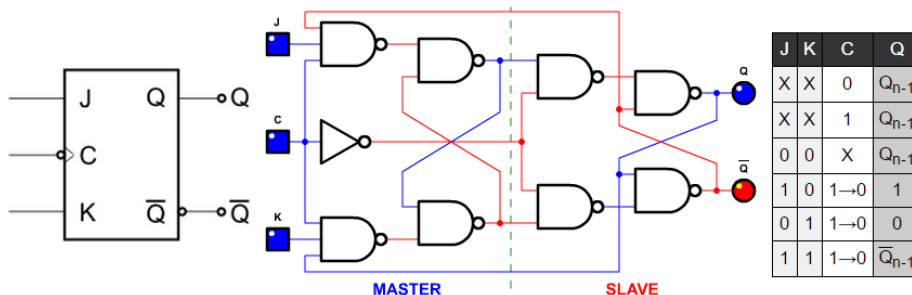
Q	Q ⁺	J	K
0	0	0	-
0	1	1	-
1	0	-	1
1	1	-	0



Analiza działania:

- Sygnał zegarowy C jest w stanie wysokim. Przerzutnik Master reaguje na zmiany stanu wejść J i K, lecz zmiany te nie przenoszą się na wyjścia Q i Q układu, ponieważ przerzutnik Slave jest w stanie nieaktywnym - jego sygnał zegarowy C znajduje się w stanie niskim, ponieważ pobierany jest z wyjścia inwertera. Wniosek - przerzutnik pamięta poprzedni stan.
- Sygnał zegarowy C jest w stanie niskim. Przerzutnik Master staje się nieaktywny i stan jego wyjść nie reaguje na zmiany sygnałów J i K. Przerzutnik Slave jest aktywny, lecz jego wejścia są sterowane z wyjść przerzutnika Master. Wniosek - przerzutnik pamięta poprzedni stan.
- Sygnały J i K są w stanie niskim. W tym przypadku bramki wejściowe są zablokowane bez względu na stan sygnału zegarowego. Ponieważ wyjścia przerzutnika Master nie zmieniają się, zatem przerzutnik Slave pamięta swój poprzedni stan.
- Na wejściu zegarowym C pojawia się ujemna krawędź. Przerzutnik Master zatrzymuje swój bieżący stan. Odblokowuje się przerzutnik Slave i zostaje on ustawiony zgodnie z tabelką przejść dla przerzutnika J-K. Jeśli na wejściach J i K był ustawiony stan logiczny 1 przed przejściem sygnału zegarowego w stan 0, to do wejść przerzutnika Slave zostaną podłączone skrzyżowane sygnały z obu wyjść, co spowoduje zmianę stanu wyjść Q i Q na przeciwny - jest to tzw. funkcja toggle (ang. zmiana, przeskok). Wniosek - przerzutnik zmienia swój stan zgodnie z tabelką przejść przerzutnika J-K.

Przerzutnik synchroniczny typu JK Master Slave



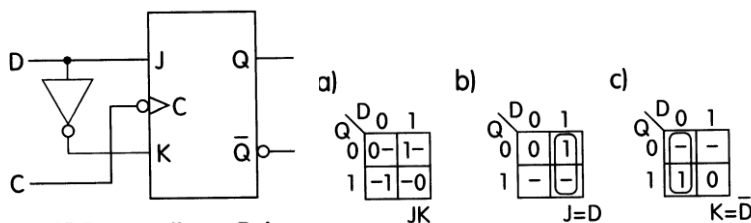
Aby pozbyć się kłopotów z doborem czasu trwania impulsu zegarowego (ważne tylko dla J = K = 1), często stosuje się układ Master/Slave, który opisaliśmy dokładnie przy okazji synchronicznego przerzutnika RS wyzwalanego zboczem. Przerzutniki J-K Master/Slave są wyzwalane zboczem sygnału zegarowego, zatem nie wystąpią w nich problemy ze wzbudzeniem się układu.

Analiza działania:

- Sygnał zegarowy C jest w stanie wysokim. Przerzutnik Master reaguje na zmiany stanu wejść J i K, lecz zmiany te nie przenoszą się na wyjścia Q i \bar{Q} układu, ponieważ przerzutnik Slave jest w stanie nieaktywnym - jego sygnał zegarowy C znajduje się w stanie niskim, ponieważ pobierany jest z wyjścia inwertera. Wniosek - przerzutnik pamięta poprzedni stan.
- Sygnał zegarowy C jest w stanie niskim. Przerzutnik Master staje się nieaktywny i stan jego wyjść nie reaguje na zmiany sygnałów J i K. Przerzutnik Slave jest aktywny, lecz jego wejścia są sterowane z wyjść przerzutnika Master. Wniosek - przerzutnik pamięta poprzedni stan.
- Sygnały J i K są w stanie niskim. W tym przypadku bramki wejściowe są zablokowane bez względu na stan sygnału zegarowego. Ponieważ wyjścia przerzutnika Master nie zmieniają się, zatem przerzutnik Slave pamięta swój poprzedni stan.
- Na wejściu zegarowym C pojawia się ujemna krawędź. Przerzutnik Master zatrzymuje swój bieżący stan. Odblokowuje się przerzutnik Slave i zostaje on ustawiony zgodnie z tabelką przejść dla przerzutnika J-K. Jeśli na wejściach J i K był ustawiony stan logiczny 1 przed przejściem sygnału zegarowego w stan 0, to do wejść przerzutnika Slave zostaną podłączone skrzyżowane sygnały z obu wyjść, co spowoduje zmianę stanu wyjść Q i \bar{Q} na przeciwny - jest to tzw. funkcja toggle (ang. zmiana, przeskok). Wniosek - przerzutnik zmienia swój stan zgodnie z tabelką przejść przerzutnika J-K.

Zamiana przerzutników

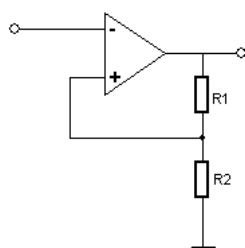
Dowolny przerzutnik synchroniczny możemy zbudować, wykorzystując do tego celu inny dowolny przerzutnik synchroniczny. Dzieje się tak, ponieważ wystarczy ułożyć układ z bramek logicznych na podstawie tablicy przejść. Nie będę opisywał zamiany przerzutników, gdyż jest to dość długi materiał.



Rys. 7.15. Przerzutnik typu D zbudowany z przerzutnika typu JK

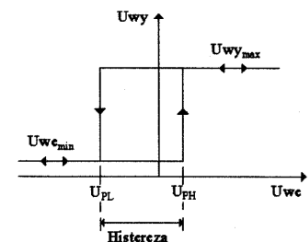
Rys. 7.14. Tablice wzbudzeń do przykładu 7.1

Przerzutnik na WO – Przerzutnik Schmitta



wartości gdy napięcie na wejściu opadnie poniżej dolnej wartości przełączania U_{PL} .

Przerzutnik ten to układ wyzwalany poziomem napięcia wejściowego. Wartości napięć, dla których następuje przełączanie nazywa się progami przełączania U_P . W momencie gdy napięcie wejściowe przekroczy próg przełączania U_{PH} , wartość napięcia na wyjściu wzrośnie gwałtownie i osiągnie górną granicę wysterowania U_{WYmax} . Napięcie na wyjściu powróci dopiero wtedy do swej początkowej



Zastosowanie

Przerzutniki stosuje się do przechowywania małych ilości danych, do których musi być zapewniony ciągły dostęp. Jest to spowodowane fizycznymi i funkcjonalnymi cechami przerzutników. Są one większe od pojedynczej komórki pamięci, ale pozwalają pozostałym częściom układu na bezpośredni dostęp do przechowywanych danych.

Ze względu na łatwy odczyt i zapis, przerzutniki są szczególnie często stosowane w celu:

- Pamiętania stanu układu, zobacz: Maszyna stanów skończonych (ang. FSM od Finite State Machine),
- Przechowywania obecnie przetwarzanego słowa danych, zobacz: rejestr, akumulator, ALU,
- Implementacji liczników,
- Implementacji rejestrów przesuwających,
- Implementacji rejestrów przesuwających z liniowym sprzężeniem zwrotnym (ang. LFSR od Linear Feedback Shift Register).

Oznaczenia wejść zegarowych przerzutników

Przerzutniki mogą być wyzwalane (zmieniać swój stan w zależności od stanu wejść sterujących) na dwa podstawowe sposoby:

- poziomem logicznym 1 lub 0 sygnału zegarowego
- zboczem dodatnim (zmiana z 0 na 1) lub ujemnym (zmiana z 1 na 0) sygnału zegarowego

Ponieważ informacja o sposobie wyzwalania przerzutnika jest bardzo istotna dla projektanta układów cyfrowych, na schematach stosuje się następujące oznaczenia wejść zegarowych:

—|C wyzwalanie poziomem 1

—d|C wyzwalanie poziomem 0

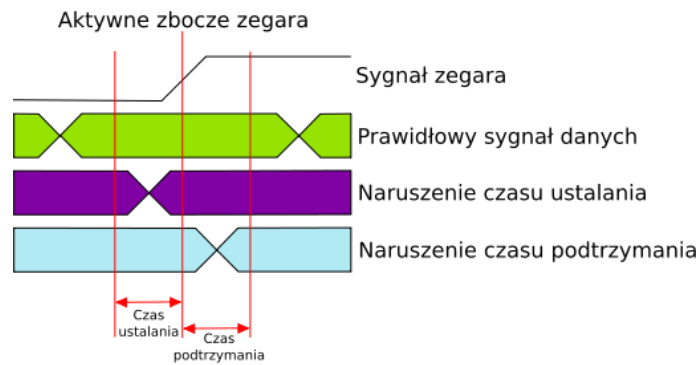
—>|C wyzwalanie zboczem dodatnim: 0 → 1

—<|C wyzwalanie zboczem ujemnym: 1 → 0

Czas ustalania oraz czas podtrzymania

Dla pewności działania przerzutnika kluczowe są dwa parametry czasowe:

- czas ustalania (ang. setup time), określający o ile zmiana sygnału wejściowego (D) musi wyprzedzać aktywne zbocze zegara
- czas podtrzymania (ang. hold time), określający o ile aktywne zbocze zegara musi wyprzedzać zmianę sygnału wejściowego (D). W polskim piśmiennictwie czas podtrzymania jest nazywany także czasem przetrzymania lub utrzymywania.



Hazard w przerzutnikach – opis pojęcia

Nieidealne właściwości budowy mogą wpłynąć na stan logiczny na wyjściu układu. Błędne stany na wyjściu powstają w stanach przejściowych, gdyż wtedy dają o sobie znać rzeczywiste właściwości przełączające i transmisyjne. Jeżeli źródłem takiego niepożądanego stanu na wyjściu układu są nieidealne właściwości przełączające, to taki hazard nazywa się statycznym; jeżeli natomiast – nieidealne właściwości transmisyjne – dynamicznym.

W teorii pozbycie hazardu odbywa się poprzez zaznaczenie dodatkowej grupy jedynek w tablicy Karnaugh.